

PAT-NO: JP02003044186A

DOCUMENT-IDENTIFIER: **JP 2003044186 A**

TITLE: INTERFACE CIRCUIT

PUBN-DATE: February 14, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
MATSUDA, TSUTOMU	N/A
ISAKA, TAKEFUMI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
OKI ELECTRIC IND CO LTD	N/A
OKI MICRO DESIGN CO LTD	N/A

APPL-NO: JP2001228441

APPL-DATE: July 27, 2001

INT-CL (IPC): G06F003/00, G06F013/38

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an interface circuit which satisfies a **USB** standard, in which switches a **host function and a device function** can be easily switched, and which has a simple circuit configuration and can be made smaller.

SOLUTION: When electronic equipment 40 is used as a **host** to connect a **device** such as a printer to a connector 49 through a **USB** cable, a switch 42 is operated to switch a selection circuit 43b to a **host function** circuit 43a. Also, when the electronic equipment 40 is used as a **device** to connect a **host** such as a personal computer to the connector 49 through the **USB** cable, the switch 42 switches the selection circuit 43b to a **device function** circuit 44a. The **USB** interface is controlled by an output of a microcomputer 41 on the basis of a switch signal S42 of the switch 42.

COPYRIGHT: (C)2003,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-44186

(P2003-44186A)

(43)公開日 平成15年2月14日(2003.2.14)

(51)Int.Cl.⁷

識別記号

F I

テマコード*(参考)

G 0 6 F 3/00

G 0 6 F 3/00

A 5 B 0 7 7

13/38

3 5 0

13/38

3 5 0

審査請求 有 請求項の数10 O L (全 16 頁)

(21)出願番号 特願2001-228441(P2001-228441)

(22)出願日 平成13年7月27日(2001.7.27)

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(71)出願人 591049893

株式会社 沖マイクロデザイン

宮崎県宮崎郡清武町大字木原7083番地

(72)発明者 松田 力

宮崎県宮崎郡清武町大字木原7083番地 株

式会社沖マイクロデザイン内

(74)代理人 100086807

弁理士 柿本 恭成

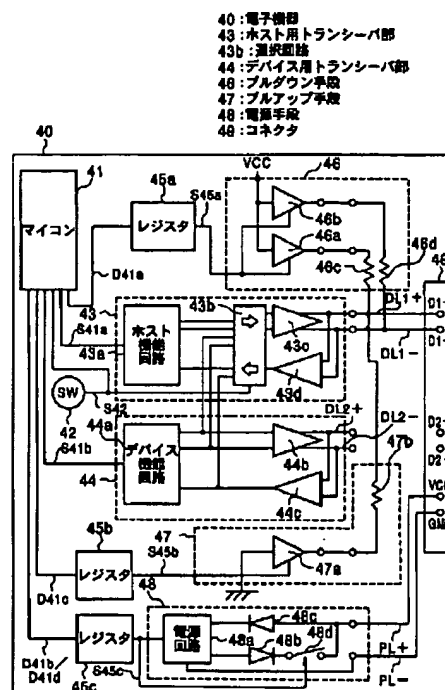
最終頁に続く

(54)【発明の名称】 インタフェース回路

(57)【要約】

【課題】 USB規格を満足し、ホスト機能とデバイス機能の切換えが容易で、回路構成が簡単で、小型化が可能なインタフェース回路を提供する。

【解決手段】 電子機器40をホストとして使用し、コネクタ49に、USBケーブルを介してプリンタ等のデバイスを接続する場合、スイッチ42を操作して選択回路43bをホスト機能回路43a側に切換える。又、電子機器40をデバイスとして使用し、コネクタ49に、USBケーブルを介してパソコン等のホストを接続する場合、スイッチ42によって選択回路43bをデバイス機能回路44a側に切換える。スイッチ42の切換え信号S42に基づき、マイコン41の出力によってUSBインタフェースの制御が行われる。



本発明の第1の実施形態のインタフェース回路

【特許請求の範囲】

【請求項1】 USB信号伝送用のデータラインを接続するためのデータ端子と、
電源電力伝送用の電源ラインを接続するための電源端子と、
ホスト機能とデバイス機能のいずれか一方を選択するための切換え信号を発生するスイッチと、
プログラムに従いインタフェース回路全体を制御すると共に、前記切換え信号を入力すると、ホスト機能を実行するためのプルダウン抵抗接続用データ及び電源電力供給用データ、又はデバイス機能を実行するためのプルアップ抵抗接続用データ及び電源電力受電用データを出力する制御手段と、
前記制御手段の制御により、ホスト機能用データの送受信処理を行うホスト機能回路と、
前記制御手段の制御により、デバイス機能用データの送受信処理を行うデバイス機能回路と、
前記データ端子に対してデータの送受信を行うバッファと、
前記切換え信号に基づき、前記ホスト機能回路又は前記デバイス機能回路のいずれか一方を選択して前記バッファに接続する選択手段と、
前記制御手段の制御により、前記プルダウン抵抗接続用データ、前記電源電力供給用データ、前記プルアップ抵抗接続用データ、及び前記電源電力受電用データを保持するデータ保持手段と、
前記データ保持手段に保持された前記プルダウン抵抗接続用データに基づき、プルダウン抵抗を前記データ端子に接続するプルダウン手段と、
前記データ保持手段に保持された前記プルアップ抵抗接続用データに基づき、プルアップ抵抗を前記データ端子に接続するプルアップ手段と、
前記データ保持手段に保持された前記電源電力供給用データに基づき、電源電力を前記電源端子に供給し、又は前記データ保持手段に保持された前記電源電力受電用データに基づき、前記電源端子から受電した電源電力をインタフェース回路内部に供給する電源手段と、
を備えたことを特徴とするインタフェース回路。

【請求項2】 USB信号伝送用のデータラインを接続するためのデータ端子と、
電源電力伝送用の電源ラインを接続するための電源端子と、
ホスト機能とデバイス機能のいずれか一方を選択するための切換え信号を発生するスイッチと、
プログラムに従いインタフェース回路全体を制御すると共に、前記切換え信号を入力すると、ホスト機能を実行するためのプルダウン抵抗接続用データ及び電源電力供給用データ、又はデバイス機能を実行するためのプルアップ抵抗接続用データ及び電源電力受電用データを出力する制御手段と、

前記制御手段の制御により、ホスト機能用データの送受信処理を行うホスト機能回路と、
前記制御手段の制御により、デバイス機能用データの送受信処理を行うデバイス機能回路と、
前記データ端子と前記ホスト機能回路又は前記デバイス機能回路との間でデータの送受信を行う第1のバッファと、
前記データ端子と前記デバイス機能回路との間でデータの送受信を行う第2のバッファと、
前記切換え信号に基づき、前記ホスト機能回路又は前記デバイス機能回路のいずれか一方を選択して前記第1のバッファに接続する選択手段と、
前記制御手段の制御により、前記プルダウン抵抗接続用データ、前記電源電力供給用データ、前記プルアップ抵抗接続用データ、及び前記電源電力受電用データを保持するデータ保持手段と、
前記データ保持手段に保持された前記プルダウン抵抗接続用データに基づき、プルダウン抵抗を前記データ端子に接続するプルダウン手段と、
前記データ保持手段に保持された前記プルアップ抵抗接続用データに基づき、プルアップ抵抗を前記データ端子に接続するプルアップ手段と、
前記データ保持手段に保持された前記電源電力供給用データに基づき、電源電を前記電源端子に供給し、又は前記データ保持手段に保持された前記電源電力受電用データに基づき、前記電源端子から受電した電源電力をインタフェース回路内部に供給する電源手段と、
を備えたことを特徴とするインタフェース回路。

【請求項3】 2つのUSB信号伝送用のデータラインをそれぞれ接続するための第1及び第2のデータ端子と、
電源電力伝送用の電源ラインを接続するための電源端子と、
ホスト機能とデバイス機能のいずれか一方を選択するための第1の切換え信号を発生する第1のスイッチと、
ホスト機能とデバイス機能のいずれか一方を選択するための第2の切換え信号を発生する第2のスイッチと、
プログラムに従いインタフェース回路全体を制御すると共に、前記第1及び第2の切換え信号を入力すると、ホスト機能を実行するためのプルダウン抵抗接続用データ及び電源電力供給用データ、又はデバイス機能を実行するためのプルアップ抵抗接続用データ及び電源電力受電用データを出力する制御手段と、
前記制御手段の制御により、ホスト機能用データの送受信処理を行うホスト機能回路と、
前記制御手段の制御により、デバイス機能用データの送受信処理を行うデバイス機能回路と、
前記第1のデータ端子と前記ホスト機能回路又は前記デバイス機能回路との間でデータの送受信を行う第1のバッファと、

前記第2のデータ端子と前記デバイス機能回路又は前記
 ホスト機能回路との間でデータの送受信を行う第2のバ
 ッファと、

前記第1の切換え信号に基づき、前記ホスト機能回路又
 は前記デバイス機能回路のいずれか一方を選択して前記
 第1のバッファに接続する第1の選択手段と、

前記第2の切換え信号に基づき、前記ホスト機能回路又
 は前記デバイス機能回路のいずれか一方を選択して前記
 第2のバッファに接続する第2の選択手段と、

前記制御手段の制御により、前記プルダウン抵抗接続用
 データ、前記電源電力供給用データ、前記プルアップ抵
 抗接続用データ、及び前記電源電力受電用データを保持
 するデータ保持手段と、

前記データ保持手段に保持された前記プルダウン抵抗接
 続用データに基づき、プルダウン抵抗を前記第1又は第
 2のデータ端子に接続するプルダウン手段と、

前記データ保持手段に保持された前記プルアップ抵抗接
 続用データに基づき、プルアップ抵抗を前記第2又は第
 1のデータ端子に接続するプルアップ手段と、

前記データ保持手段に保持された前記電源電力供給用デ
 ータに基づき、電源電力を前記電源端子に供給し、又は
 前記データ保持手段に保持された前記電源電力受電用デ
 ータに基づき、前記電源端子から受電した電源電力をイン
 タフェース回路内部に供給する電源手段と、
 を備えたことを特徴とするインタフェース回路。

【請求項4】 制御手段は、マイクロコンピュータで構
 成したことを特徴とする請求項1〜3のいずれか1項に
 記載のインタフェース回路。

【請求項5】 バッファは、データ端子に対して並列接
 続された出力差動バッファ及び入力差動バッファにより
 構成したことを特徴とする請求項1〜4のいずれか1項
 に記載のインタフェース回路。

【請求項6】 選択手段は、マルチプレクサで構成した
 ことを特徴とする請求項1〜5のいずれか1項に記載の
 インタフェース回路。

【請求項7】 データ保持手段は、レジスタで構成した
 ことを特徴とする請求項1〜6のいずれか1項に記載の
 インタフェース回路。

【請求項8】 プルダウン手段は、プルダウン抵抗接続
 用データに基づいてオン状態となるスイッチ手段と、プル
 ダウン抵抗とで構成したことを特徴とする請求項1〜
 7のいずれか1項に記載のインタフェース回路。

【請求項9】 プルアップ手段は、プルアップ抵抗接続
 用データに基づいてオン状態となるスイッチ手段と、プル
 アップ抵抗とで構成したことを特徴とする請求項1〜
 7のいずれか1項に記載のインタフェース回路。

【請求項10】 スイッチは、インタフェース回路側、
 又はデータ端子に接続される他のインタフェース回路側
 に設けたことを特徴とする請求項1〜9のいずれか1項
 に記載のインタフェース回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタルカメラ等
 の電子機器に設けられ、パーソナルコンピュータ（以下
 「パソコン」という。）等のホストや、プリンタ等のデ
 バイスを接続するためのUSB（Universal Serial Bu
 s、ユニバーサル・シリアル・バス）規格に適合したインタ
 フェース回路に関するものである。

【0002】

10 【従来の技術】USB規格は、キーボード、マウス、プ
 リンタ等のデバイスを、パソコン等のホストに接続する
 ために使用される。USBインタフェースは、デバイス
 毎に異なるインタフェースを、同一のコネクタによって
 パソコン等のホストに接続できるようにしたものであ
 る。このUSBインタフェースは、信号送受信の制御を
 能動的に行うホスト機能と、受動的な役割のデバイス機
 能とが明確に分かれている。

20 【0003】図3（a）、（b）は、従来のUSB規格
 のインタフェース回路を搭載したホストとデバイスの接
 続形態例を示す構成図である。USBインタフェース
 は、デバイス用とホスト用がある。

【0004】図3（a）では、例えば、デジタルカメラ
 等の電子機器をデバイス10として機能させ、これにU
 SBケーブル30を介して、パソコン等のホスト20が
 接続されている。USBインタフェースの制御権は、ホ
 スト20側にある。

30 【0005】図3（b）では、例えば、デジタルカメラ
 等の電子機器をホスト10Aとして機能させ、これにU
 SBケーブル30を介して、プリンタ等のデバイス20
 Aが接続されている。USBインタフェースの制御権
 は、ホスト10A側にある。

40 【0006】図3（a）において、電子機器のデバイス
 10には、データの送受信を行うトランシーバ部11が
 設けられ、これがUSB信号伝送用のデータラインDL
 +、DL-を介して、USBコネクタ15のデータ端子
 D+、D-に接続されている。デバイス10が高速転送
 用の場合には、データラインDL+がプルアップ抵抗1
 2を介して電源端子VCCに接続されている。デバイス
 10が低速転送用の場合には、高速転送用プルアップ抵
 50 抗12に代えて、データラインDL-がプルアップ抵抗
 13を介して電源端子VCCが接続されている。又、デ
 バイス10内には、ホスト20側からケーブル30を介
 して供給される電源電力を受電する電源部14が設けら
 れ、この電源部14で受電した電源電力をデバイス10
 の内部回路に供給するようになっている。電源部14
 は、電源ラインPL+、PL-を介してコネクタ15の
 電源端子VCC及び接地側の電源端子GNDに接続され
 ている。コネクタ15は、ケーブル30を介してパソ
 コン等のホスト20に接続されている。

【0007】パソコン等のホスト20の本体には、デー

タの送受信を行うトランシーバ部21が設けられている。トランシーバ部21は、データラインDL+, DL-を介して、USBコネクタ25のデータ端子D+, D-に接続されている。データラインDL+, DL-は、プルダウン抵抗22, 23を介して接地側の電源端子GNDに接続されている。又、ホスト20の本体には、デバイス10に対して電源電力を供給する電源部24が設けられている。電源部24は、電源ラインPL+, PL-を介して、コネクタ25の電源端子VCC, GNDに接続されている。ホスト20の本体には、例えば、信号入力用のマウス26-1、キーボード26-2、及び出力用のプリンタ26-3等が接続されている。

【0008】図3(a)の構成において、例えば、デバイス10側で撮影した画像データ等をホスト20へ転送する場合、ホスト20側の電源部24から供給された電源電力が、ケーブル30を介してデバイス10内の電源部14に受電される。受電された電源電力に基づき、デバイス10の内部回路が動作し、トランシーバ部11から画像データ等が出力され、これがケーブル30を介してホスト20側のトランシーバ部21へ送られ、例えば、ホスト20側の表示装置(ディスプレイ)に画像データ等が表示される。又、画像データ等は、プリンタ26-3で印字することも可能である。

【0009】これに対し、図3(b)の構成では、例えば、電子機器をホスト10Aとして機能させ、プリンタ等をデバイス20Aとして機能させている。ホスト10Aには、データの送受信を行うトランシーバ部11、及びデバイス20Aに対して電源電力を供給するための電源部14A等が設けられている。トランシーバ部11は、データラインDL+, DL-を介して、コネクタ15のデータ端子D+, D-に接続されている。データラインDL+, DL-は、プルダウン抵抗16, 17を介して接地側の電源端子GNDに接続されている。電源部14Aは、電源ラインPL+, PL-を介して、コネクタ15の電源端子VCC及び接地側の電源端子GNDに接続されている。コネクタ15は、ケーブル30を介して、プリンタ等のデバイス20Aに接続されている。

【0010】デバイス20Aには、データの送受信を行うトランシーバ部21、及びホスト10Aから供給される電源電力を受電する電源部24A等が設けられている。トランシーバ部21は、データラインDL+, DL-を介して、コネクタ25のデータ端子D+, D-に接続されている。デバイス20Aが高速転送用の場合には、データラインDL+がプルアップ抵抗27を介して電源端子VCCに接続されている。デバイス20Aが低速転送用の場合には、プルアップ抵抗27に代えて、データラインPL-がプルアップ抵抗28を介して電源端子VCCに接続されている。電源部24Aは、電源ラインPL+, PL-を介して、コネクタ25の電源端子VCC及び接地側の電源端子GNDに接続されている。

【0011】図3(b)の構成において、例えば、電子機器のホスト10Aで撮影した画像データ等を、プリンタ等のデバイス20Aへ転送する場合、ホスト10A側の電源部14Aから電源電力を出力し、これをケーブル30を介してデバイス20A側の電源部24Aへ送る。電源部24Aで受電した電源電力は、デバイス20Aの内部回路に供給され、デバイス20Aが動作可能状態になる。ホスト10A側のトランシーバ部11から画像データ等が出力されると、これがケーブル30を介してデバイス20A側のトランシーバ部21へ転送される。この転送された画像データ等が、デバイス20Aで印刷等される。

【0012】

【発明が解決しようとする課題】USBインタフェースは、図3(a)、(b)に示されているように、信号送受信の制御を能動的に行うホスト機能と、受動的な役割のデバイス機能とが明確に分かれている。しかし、例えば、デジタルカメラ等の電子機器では、ユーザの使い勝手の点から、ホスト機能及びデバイス機能を有するインタフェース回路が望まれている。

【0013】そこで、ホスト機能及びデバイス機能を1つのインタフェース回路に集積し、USB信号(D+, D-)を共用する場合を考える。

【0014】図4は、従来の技術を用いて構成したホスト機能及びデバイス機能を有するインタフェース回路の構成図であり、従来の図3(a)、(b)中の要素と共通の要素には共通の符号が付されている。

【0015】図4では、例えば、デジタルカメラ等の電子機器10Bにホスト機能及びデバイス機能をもたせ、この電子機器10BがUSBケーブル30を介して、パソコン等のホスト20に接続されている。

【0016】電子機器10Bには、データの送受信を行うホスト用トランシーバ部11A、データの送受信を行うデバイス用トランシーバ部11B、及び電源電力の供給/受電の切換え機能を有する電源手段14Bが設けられている。

【0017】ホスト用トランシーバ部11Aは、ホスト機能用データの送受信処理を行うホスト機能回路11A-1を有し、この入出力端子がUSBバッファ11A-2を介して、データラインDL+, DL-及びコネクタ15のデータ端子D+, D-に接続されている。USBバッファ11A-2は、ホスト機能回路11A-1から出力されたデータを差動増幅してデータラインDL+, DL-へ出力する出力差動バッファ11A-2aと、データラインDL+, DL-から送られてくるデータを差動増幅してホスト機能回路11A-1へ入力する入力差動バッファ11A-2bとで構成されている。

【0018】デバイス用トランシーバ部11Bは、デバイス機能用データの送受信処理を行うデバイス機能回路11B-1を有し、この入出力端子がUSBバッファ1

1B-2を介して、データラインDL+, DL-及びコネクタ15のデータ端子D+, D-に接続されている。USBバッファ11B-2は、デバイス機能回路11B-2から出力されたデータを差動増幅してデータラインDL+, DL-へ出力する出力差動バッファ11B-2aと、データラインDL+, DL-からのデータを差動増幅してデバイス機能回路11B-1へ入力する入力差動バッファ11B-2bとで構成されている。

【0019】データラインDL+, DL+は、プルダウン抵抗16及びスイッチ手段18-1を介して接地側の電源端子GNDに接続されている。データラインDL-, DL-は、プルダウン抵抗17及びスイッチ手段18-2を介して接地側の電源端子GNDに接続されている。スイッチ手段18-1, 18-2は、ホスト用プルダウンイネーブル信号PDEによりオン状態となり、プルダウン抵抗16, 17を電源端子GNDに接続する機能を有している。電子機器10Bが例えば高速転送用の場合、データラインDL+, DL+は、高速転送用プルダウン抵抗12及びスイッチ手段18-3を介して、電源端子VCCに接続されている。スイッチ手段18-3は、デバイス用プルアップイネーブル信号PUEによりオン状態となり、プルアップ抵抗12を電源端子VCCに接続する機能を有している。

【0020】電源手段14Bは、電源ラインPL+, PL-を介して、コネクタ15の電源端子VCC, GNDに接続されている。電源手段14Bは、電子機器10Bをデバイスとして機能させる場合、ホスト20からケーブル30を介して送られてくる電源電力を受電し、ホストとして機能させる場合、電源電力を出力してケーブル30を介してデバイスに供給する電源電力の受電/供給切換え機能を有している。

【0021】USB信号を共用した状態でUSBインタフェースを行う際は、電子機器10Bのホスト機能とデバイス機能のいずれか一方が未使用となる。一般的に、トランシーバ部11A, 11Bは、未使用時に入力モードにて待機する仕様となっている。例えば、電子機器10Bのデバイス機能を使用する場合、電子機器10B内に設けられた制御手段の制御により、ホスト用トランシーバ部11Aが入力モードにて待機し、プルダウンイネーブル信号PDEによってスイッチ手段18-1, 18-2がオフ状態、プルアップイネーブル信号PUEによってスイッチ手段18-3がオン状態、及び電源手段14Bが受電モードに切替わる。

【0022】ホスト20側の電源部24から供給された電源電力は、ケーブル30を介して電子機器10B側の電源手段14Bで受電され、電子機器10B内の内部回路に供給される。図3(a)と同様に、デバイス用トランシーバ部11Bからデータが出力されると、これがケーブル30を介してホスト20側のトランシーバ部21へ送られ、この送られてきたデータがディスプレイに表

示されたり、プリンタ26-3で印字される。

【0023】USB信号のインタフェースを行うUSBバッファ11A-2, 11B-2は、図3(a)、

(b)に示すように、デバイス10とホスト20、あるいはホスト10Aとデバイス20Aのように、1対1の接続を想定して設計されている。このため、インタフェース回路に集積する場合は、USB信号を共用した状態でUSB規格の電気的特性を満足するようなUSBバッファ11A-2, 11B-2を再度設計し直す必要がある。

【0024】USB信号を共用した状態でUSBインタフェースを行う際は、USBバッファ11A-2又は11B-2が未使用時に入力モードにて待機する仕様となっている。例えば、電子機器10Bをデバイスとして機能させる場合、ホスト用のUSBバッファ11A-2が入力モードにて待機する。このため、電子機器10Bを、例えばホスト20と接続した場合、USBケーブル30を駆動するホスト20側のトランシーバ部21内のUSBバッファが、電子機器10B側の2つのUSBバッファ11A-2, 11B-2分の負荷を駆動しなければならない。電子機器10B内のインタフェース回路を実装した基板配線の負荷も考慮すると、USB規格の電気的特性を満足する共用可能な電子機器10B内のインタフェース回路を開発することは容易なことではない。特に、電子機器10Bが携帯用等の小型のものである場合、これに搭載されるインタフェース回路は、ホスト機能とデバイス機能の切換えが容易で、さらに比較的簡単な回路構成で、かつ小型化が要求されるが、これらを満足するインタフェース回路を提供することが困難であった。

【0025】本発明は、前記従来技術がもっていた課題を解決し、ホスト機能とデバイス機能の切換えが容易で、さらに比較的簡単な回路構成で、かつ小型化が可能なインタフェース回路を提供することを目的とする。

【0026】

【課題を解決するための手段】前記課題を解決するために、本発明のうちの第1の発明は、ホスト機能とデバイス機能を有し、USB信号の共用が可能なインタフェース回路において、USB信号伝送用のデータラインを接続するためのデータ端子と、電源電力伝送用の電源ラインを接続するための電源端子と、ホスト機能とデバイス機能のいずれか一方を選択するための切換え信号を発生するスイッチと、プログラムに従いインタフェース回路全体を制御すると共に、前記切換え信号を入力すると、ホスト機能を実行するためのプルダウン抵抗接続用データ及び電源電力供給用データ、又はデバイス機能を実行するためのプルアップ抵抗接続用データ及び電源電力受電用データを出力する制御手段と、前記制御手段の制御により、ホスト機能用データの送受信処理を行うホスト機能回路と、前記制御手段の制御により、デバイス機能

用データの送受信処理を行うデバイス機能回路と、前記データ端子に対してデータの送受信を行うバッファとを備えている。

【0027】さらに、このインタフェース回路では、前記切換え信号に基づき、前記ホスト機能回路又は前記デバイス機能回路のいずれか一方を選択して前記バッファに接続する選択手段と、前記制御手段の制御により、前記プルダウン抵抗接続用データ、前記電源電力供給用データ、前記プルアップ抵抗接続用データ、及び前記電源電力受電用データを保持するデータ保持手段と、前記データ保持手段に保持された前記プルダウン抵抗接続用データに基づき、プルダウン抵抗を前記データ端子に接続するプルダウン手段と、前記データ保持手段に保持された前記プルアップ抵抗接続用データに基づき、プルアップ抵抗を前記データ端子に接続するプルアップ手段と、前記データ保持手段に保持された前記電源電力供給用データに基づき、電源電力を前記電源端子に供給し、又は前記データ保持手段に保持された前記電源電力受電用データに基づき、前記電源端子から受電した電源電力をインタフェース回路内部に供給する電源手段とを備えている。

【0028】このような構成を採用したことにより、スイッチにより切換え信号を発生すると、選択手段によってホスト機能回路又はデバイス機能回路のいずれか一方が選択されると共に、その切換え信号が制御手段に入力される。すると、制御手段から、ホスト機能を実行するためのデータ又はデバイス機能を実行するためのデータが出力され、データ保持手段に保持される。データ保持手段に保持されたデータに基づき、プルダウン手段によってプルダウン抵抗がデータ端子に接続されるか、あるいはプルアップ手段によってプルアップ抵抗がデータ端子に接続され、さらに電源手段における電源電力の供給と電源電力の受電とが切換えられる。

【0029】第2の発明は、USB信号の共用が可能なインタフェース回路において、USB信号伝送用のデータラインを接続するためのデータ端子と、電源電力伝送用の電源ラインを接続するための電源端子と、ホスト機能とデバイス機能のいずれか一方を選択するための切換え信号を発生するスイッチと、プログラムに従いインタフェース回路全体を制御すると共に、前記切換え信号を入力すると、ホスト機能を実行するためのプルダウン抵抗接続用データ及び電源電力供給用データ、又はデバイス機能を実行するためのプルアップ抵抗接続用データ及び電源電力受電用データを出力する制御手段と、前記制御手段の制御により、ホスト機能用データの送受信処理を行うホスト機能回路と、前記制御手段の制御により、デバイス機能用データの送受信処理を行うデバイス機能回路と、前記データ端子と前記ホスト機能回路又は前記デバイス機能回路との間でデータの送受信を行う第1のバッファと、前記データ端子と前記デバイス機能回路と

の間でデータの送受信を行う第2のバッファとを備えている。

【0030】さらに、このインタフェース回路は、前記切換え信号に基づき、前記ホスト機能回路又は前記デバイス機能回路のいずれか一方を選択して前記第1のバッファに接続する選択手段と、前記制御手段の制御により、前記プルダウン抵抗接続用データ、前記電源電力供給用データ、前記プルアップ抵抗接続用データ、及び前記電源電力受電用データを保持するデータ保持手段と、前記データ保持手段に保持された前記プルダウン抵抗接続用データに基づき、プルダウン抵抗を前記データ端子に接続するプルダウン手段と、前記データ保持手段に保持された前記プルアップ抵抗接続用データに基づき、プルアップ抵抗を前記データ端子に接続するプルアップ手段と、前記データ保持手段に保持された前記電源電力供給用データに基づき、電源電力を前記電源端子に供給し、又は前記データ保持手段に保持された前記電源電力受電用データに基づき、前記電源端子から受電した電源電力をインタフェース回路内部に供給する電源手段とを備えている。

【0031】このような構成を採用したことにより、スイッチにより切換え信号を発生すると、選択手段によってホスト機能回路又はデバイス機能回路のいずれか一方が選択されて第1のバッファに接続される。これにより、第1の発明とほぼ同様の作用が行われる。第2のバッファを他のデータ端子と接続しておけば、この他のデータ端子が必要に応じて利用可能になる。

【0032】第3の発明は、USB信号の共用が可能なインタフェース回路において、2つのUSB信号伝送用のデータラインをそれぞれ接続するための第1及び第2のデータ端子と、電源電力伝送用の電源ラインを接続するための電源端子と、ホスト機能とデバイス機能のいずれか一方を選択するための第1の切換え信号を発生する第1のスイッチと、ホスト機能とデバイス機能のいずれか一方を選択するための第2の切換え信号を発生する第2のスイッチと、プログラムに従いインタフェース回路全体を制御すると共に、前記第1及び第2の切換え信号を入力すると、ホスト機能を実行するためのプルダウン抵抗接続用データ及び電源電力供給用データ、又はデバイス機能を実行するためのプルアップ抵抗接続用データ及び電源電力受電用データを出力する制御手段と、前記制御手段の制御により、ホスト機能用データの送受信処理を行うホスト機能回路と、前記制御手段の制御により、デバイス機能用データの送受信処理を行うデバイス機能回路と、前記第1のデータ端子と前記ホスト機能回路又は前記デバイス機能回路との間でデータの送受信を行う第1のバッファと、前記第2のデータ端子と前記デバイス機能回路又は前記ホスト機能回路との間でデータの送受信を行う第2のバッファとを備えている。

【0033】さらに、このインタフェース回路は、前記

第1の切換え信号に基づき、前記ホスト機能回路又は前記デバイス機能回路のいずれか一方を選択して前記第1のバッファに接続する第1の選択手段と、前記第2の切換え信号に基づき、前記ホスト機能回路又は前記デバイス機能回路のいずれか一方を選択して前記第2のバッファに接続する第2の選択手段と、前記制御手段の制御により、前記プルダウン抵抗接続用データ、前記電源電力供給用データ、前記プルアップ抵抗接続用データ、及び前記電源電力受電用データを保持するデータ保持手段と、前記データ保持手段に保持された前記プルダウン抵抗接続用データに基づき、プルダウン抵抗を前記第1又は第2のデータ端子に接続するプルダウン手段と、前記データ保持手段に保持された前記プルアップ抵抗接続用データに基づき、プルアップ抵抗を前記第2又は第1のデータ端子に接続するプルアップ手段と、前記データ保持手段に保持された前記電源電力供給用データに基づき、電源電力を前記電源端子に供給し、又は前記データ保持手段に保持された前記電源電力受電用データに基づき、前記電源端子から受電した電源電力をインタフェース回路内部に供給する電源手段とを備えている。

【0034】このような構成を採用したことにより、第1、第2のスイッチにより第1、第2の切換え信号を発生すると、第1の選択手段によってホスト機能回路又はデバイス機能回路のいずれか一方が選択されて第1のバッファに接続され、第2の選択手段によってホスト機能回路又はデバイス機能回路のいずれか一方が選択されて第2のバッファに接続される。これにより、第1と第2のデータ端子にホストとデバイスを任意に割当てることができ、これらの第1のデータ端子と第2のデータ端子に対するUSBインタフェースが第1の発明とほぼ同様に行われる。

【0035】第4の発明は、第1～第3のいずれか1つの発明のインタフェース回路において、制御手段をマイクロコンピュータ（以下「マイコン」という。）で構成している。

【0036】第5の発明は、第1～第4のいずれか1つの発明のインタフェース回路において、バッファは、データ端子に対して並列接続された出力差動バッファ及び入力差動バッファにより構成している。

【0037】第6の発明は、第1～第5のいずれか1つの発明のインタフェース回路において、選択手段をマルチプレクサで構成している。

【0038】第7の発明は、第1～第6のいずれか1つの発明のインタフェース回路において、データ保持手段をレジスタで構成している。

【0039】第8の発明は、第1～第7のいずれか1つの発明のインタフェース回路において、プルダウン手段は、プルダウン抵抗接続用データに基づいてオン状態となるスイッチ手段と、プルダウン抵抗とで構成している。

【0040】第9の発明は、第1～第7のいずれか1つの発明のインタフェース回路において、プルアップ手段は、プルアップ抵抗接続用データに基づいてオン状態となるスイッチ手段と、プルアップ抵抗とで構成している。

【0041】第10の発明は、第1～第9のいずれか1つの発明のインタフェース回路において、スイッチは、インタフェース回路側、又はデータ端子に接続される他のインタフェース回路側に設けている。

【0042】

【発明の実施の形態】（第1の実施形態）図1は、本発明の第1の実施形態を示すUSB信号の共用可能なインタフェース回路を搭載したデジタルカメラ等の電子機器の概略の構成図である。このデジタルカメラ等の電子機器40は、プログラムに従い、電子機器全体あるいはインタフェース回路全体を制御する制御手段（例えば、マイコン）41を有している。マイコン41には、ホスト機能とデバイス機能のいずれか一方を選択するための切換え信号S42を発生するスイッチ（例えば、電子機器40側に設けられた手動スイッチ（SW））42と、ホスト用トランシーバ部43と、デバイス用トランシーバ部44と、データ保持手段（例えば、レジスタ45a、45b、45c）とが接続されている。

【0043】マイコン41は、切換え信号S42を入力すると、ホスト用トランシーバ部43に与える制御信号S41a、及びデバイス用トランシーバ部44に与える制御信号S41bを出力すると共に、ホスト機能を実行するためのプルダウン抵抗接続用データD41a及び電源電力供給用データD41bを出力するか、あるいはデバイス機能を実行するためのプルアップ抵抗接続用データD41c及び電源電力受電用データD41dを出力する等の機能を有している。マイコン41から出力されるデータD41a～D41dのうち、データD41aがレジスタ45aに、データD41b又はD41dがレジスタ45cに、データD41cがレジスタ45bに、それぞれ保持される。

【0044】ホスト用トランシーバ部43は、制御信号S41aの制御によってホスト機能用データの送受信処理を行うホスト機能回路43aを有している。ホスト機能回路43aの出力端子及び入力端子には、選択手段（例えば、マルチプレクサ等で構成された選択回路）43bを介して、第1のバッファが接続されている。第1のバッファは、入力端子が選択回路43bの出力端子に接続され、出力端子がデータラインDL1+、DL1-を介してUSBコネクタ49の第1のデータ端子D1+、D1-に接続された出力差動バッファ43cと、入力端子がデータラインDL1+、DL1-を介してコネクタ49のデータ端子D1+、D1-に接続され、出力端子が選択回路43bの入力端子に接続された入力差動バッファ43dとで構成されている。

13

【0045】デバイス用トランシーバ部44は、制御信号S41bの制御によってデバイス機能回路44aの送受信処理を行うデバイス機能回路44aを有している。デバイス機能回路44aの出力端子及び入力端子には、選択回路43bと第2のバッファが接続されている。第2のバッファは、入力端子がデバイス機能回路44aの出力端子に接続され、出力端子がデータラインDL2+, DL2-に接続された出力差動バッファ44bと、入力端子がデータラインDL2+, DL2-に接続され、出力端子がデバイス機能回路44aの入力端子に接続された入力差動バッファ44cとで構成されている。

【0046】選択回路43bは、スイッチ42から発生された切換え信号S42に基づき、ホスト機能回路43a又はデバイス機能回路44aのいずれか一方を選択して出力差動バッファ43c及び入力差動バッファ43dに接続する回路である。出力差動バッファ43cは、選択回路43bの出力データを差動増幅し、データラインDL1+, DL1-を介してコネクタ49のデータ端子D1+, D1-に出力する回路である。入力差動バッファ43dは、データ端子D1+, D1-からデータラインDL1+, DL1-を介して送られてくるデータを差動増幅して選択回路43bへ出力する回路である。出力差動バッファ44bは、デバイス機能回路44aの出力データを差動増幅してデータラインDL2+, DL2-へ出力する回路である。入力差動バッファ44cは、データラインDL2+, DL2-から送られてくるデータを差動増幅してデバイス機能回路44aへ出力する回路である。

【0047】レジスタ45a~45cのうち、レジスタ45aは、マイコン41から出力されるプルダウン抵抗接続用データD41aを保持し、所定のタイミングでホスト用プルダウンインネブル信号S45aを出力する回路であり、この出力端子にプルダウン手段46が接続されている。プルダウン手段46は、ホスト用プルダウンインネブル信号S45aに基づき、プルダウン抵抗をデータラインDL1+, DL1-に接続するものであり、プルダウンインネブル信号S45aに基づいてオン状態となるスイッチ手段(例えば、トライステートインバータ46a及び46b)と、プルダウン抵抗46c及び46dとで構成されている。

【0048】トライステートインバータ46aは、入力端子が電源端子VCCに接続され、制御端子に入力されるプルダウンインネブル信号S45aが“H”レベルの時にオン状態となり、入力端子の“H”レベルを反転して“L”レベルの電位を出力端子から出力し、プルダウンインネブル信号S45aが“L”レベルの時に出力端子がハイ・インピーダンス状態になる回路である。トライステートインバータ46bは、入力端子が電源端子VCCに接続され、制御端子に入力されるプルダウンインネブル信号S45aが“H”レベルの時にオン状態とな

14

り、入力端子の“H”レベルを反転して“L”レベルの電位を出力端子から出力し、プルダウンインネブル信号S45aが“L”レベルの時に出力端子がハイ・インピーダンス状態になる回路である。トライステートインバータ46aの出力端子は、プルダウン抵抗46cを介してデータラインDL1+に接続されている。トライステートインバータ46bの出力端子は、プルダウン抵抗46dを介してデータラインDL1-に接続されている。

【0049】レジスタ45bは、マイコン41から与えられるプルアップ抵抗接続用データD41cを保持し、所定のタイミングでデバイス用プルアップインネブル信号S45bを出力する回路であり、この出力側にプルアップ手段47が接続されている。プルアップ手段47は、プルアップインネブル信号S45bに基づき、プルアップ抵抗をデータラインDL1+, DL1-等に接続する回路であり、プルアップインネブル信号S45bに基づいてオン状態となるスイッチ手段(例えば、トライステートインバータ)47aと、プルアップ抵抗(例えば、高速転送用プルアップ抵抗)47bとで構成されている。

【0050】トライステートインバータ47aは、入力端子が接地側の電源端子GNDに接続され、制御端子から入力されるプルアップインネブル信号S45bが“H”レベルの時にオン状態となり、入力端子の“L”レベルを反転して“H”レベルの電位を出力端子から出力し、プルアップインネブル信号S45bが“L”レベルの時に、出力端子がハイ・インピーダンス状態になる回路である。トライステートインバータ47aの出力端子は、高速転送用のプルアップ抵抗47bを介してデータラインDL1+等に接続される。この高速転送用のプルアップ抵抗47bに代えて、低速転送用のプルアップ抵抗を、トライステートインバータ47aの出力端子と電源ラインDL1-等との間に接続してもよい。

【0051】レジスタ45cは、マイコン41から与えられる電源電力供給用データD41b又は電源電力受電データD41dを保持し、電源電力を供給するか、あるいは受電するかを切換える切換え信号S45cを所定のタイミングで出力する回路であり、この出力側に電源手段48が接続されている。電源手段48は、切換え信号S45cに基づき、電源電力を電源ラインPL+, PL-を介してコネクタ49の電源端子VCC及び接地側の電源端子GNDに供給するか、あるいは電源端子VCC, GNDから電源ラインPL+, PL-を介して受電した電源電力を電子機器40の内部回路に供給するものであり、電源回路48a、ダイオード48b、48c、及びトランジスタ等のスイッチ素子48dで構成されている。

【0052】電源回路48aは、電源電力供給回路、及び電源電力受電回路等で構成され、切換え信号S45cを入力する制御端子、ダイオード48cのカソードに接

続された入力端子、ダイオード48bのアノードに接続された出力端子、及び電源ラインPL-を介してコネクタ49の電源端子GNDに接続された接地端子を有し、切換え信号S45cが電源電力供給モードの時には、電源電力供給回路から出力された電源電力を出力端子から出力し、切換え信号S45cが電源電力受電モードの時には、入力端子から入力された電源電力を電源電力受電回路で受電する回路である。ダイオード48bのカソードは、切換え信号S45cによりオン/オフ動作するスイッチ素子48d、及び電源ラインPL+を介してコネクタ49の電源端子VCCに接続されている。ダイオード48cのアノードは、電源ラインPL+を介してコネクタ49の電源端子VCCに接続されている。

【0053】コネクタ49は、第1のデータ端子D1+, D1-, 及び電源端子VCC, GNDの他に、必要に応じてデータラインDL2+, DL2-に接続される第2のデータ端子D2+, D2-等を有し、例えば、図3のようなUSBケーブル30を介して、パソコン等のホスト20やプリンタ等のデバイス20Aと接続される。

【0054】次に、図1の電子機器40を用いたホスト動作(1)、デバイス動作(2)、及びホスト・デバイス動作(3)を説明する。

【0055】(1) コネクタ49のデータ端子D1+, D1-を使用したホスト動作
例えば、コネクタ49のデータ端子D1+, D1-及び電源端子VCC, GNDを使用し、図3(b)のようなケーブル30を介してプリンタ等のデバイス20Aを接続した時の電子機器40のホスト動作について説明する。

【0056】スイッチ42を操作してホスト用の切換え信号S42を発生すると、選択回路43bがホスト機能回路43a側に切換えられると共に、該切換え信号S42がマイコン41に入力される。マイコン41は、プログラムに従い、制御信号S41a、プルダウン抵抗接続用データD41a、及び電源電力供給用データD41bを出力する。この制御信号S41aによってホスト機能回路43aが動作可能状態になると共に、データD41aがレジスタ45aに保持されると共に、データD41bがレジスタ45cに保持される。

【0057】レジスタ45aにデータD41aが保持されると、このレジスタ45aから“H”レベルのホスト用プルダウンインネブル信号S45aが出力され、トライステートインバータ46a、46bがオン状態になる。トライステートインバータ46a、46bがオン状態になると、これらの入力端子に接続された電源端子VCCの“H”レベルが反転され、このトライステートインバータ46a、46bの出力端子が“L”レベルに立下がる。これにより、プルダウン抵抗46c、46dを介してデータラインDL1+, DL1-及びデータ端子

D1+, D1-が接地側の電源端子GNDに接続された状態になる。

【0058】データD41bがレジスタ45cに保持されると、このレジスタ45cから切換え信号S45cが出力され、電源回路48aが電源電力供給モードになると共に、スイッチ素子48dがオン状態になる。スイッチ素子48dがオン状態になると、電源回路48aから出力された電源電力が、ダイオード48b、スイッチ素子48d及び電源ラインPL+を経由して、コネクタ49の電源端子VCCから出力される。コネクタ49の電源端子VCCから出力された電源電力は、図3(b)のようなケーブル30を介してプリンタ等のデバイス20Aへ送られる。デバイス20A側では、電子機器40から送られてきた電源電力を電源部24Aで受電し、トランシーバ部21等が動作可能状態になる。

【0059】ホスト機能回路43aでは、画像データ等のホスト機能用データを出力する。このホスト機能用データは、選択回路43bを通り、出力差動バッファ43cで差動増幅され、データラインDL1+, DL1-を介してコネクタ49のデータ端子D1+, D1-から出力される。このデータは、図3(b)のケーブル30を通してデバイス20A内のトランシーバ部21へ送られ、このデバイス20Aによって印字等が行われる。この際、デバイス20A側からケーブル30を通して電子機器40へ送られてきた信号は、コネクタ49のデータ端子D1+, D1-及びデータラインDL1+, DL1-を介して入力差動バッファ43dで差動増幅され、選択回路43bを介してホスト機能回路43aへ入力され、このホスト機能回路43aで所定の送受信処理が行われる。

【0060】(2) コネクタ49のデータ端子D1+, D1-を使用したデバイス動作

例えば、コネクタ49のデータ端子D1+, D1-に、図3(a)のようなケーブル30を介してパソコン等のホスト20を接続する場合、スイッチ42を操作してデバイス機能を選択するための切換え信号S42を発生する。スイッチ42から発生された切換え信号S42により、選択回路43bがデバイス機能回路44a側に切換えられると共に、該切換え信号S42aがマイコン41に入力される。マイコン41では、切換え信号S42が入力されると、制御信号S41bを出力してデバイス機能回路44aを動作可能状態にすると共に、プルアップ抵抗接続用データD41cを出力してレジスタ45bに保持させると共に、電源電力受電用データD41dを出力してレジスタ45cに保持させる。データD41dがレジスタ45cに保持されると、このレジスタ45cから切換え信号S45cが出力され、電源回路48aが電源電力受電モードになると共に、スイッチ素子48dがオフ状態になる。

【0061】すると、図3(a)のホスト20側の電源

部24から供給された電源電力は、ケーブル30を介してコネクタ49の電源端子VCC、GNDへ送られてくる。電源端子VCC、GNDに送られてきた電源電力は、ダイオード48cを介して電源回路48a内の電源電力受電回路で受電され、この受電された電源電力が電子機器40の内部回路に供給される。マイコン41から出力されたデータD41cがレジスタ45bに保持されると、このレジスタ45bから“H”レベルのデバイス用プルアップインネーブル信号S45bが出力され、トライステートインバータ47aがオン状態になる。トライステートインバータ47aがオン状態になると、この入力端子に接続された接地側の電源端子GNDの“L”レベルが反転され、この出力端子が“H”レベルになる。トライステートインバータ47aの出力端子が“H”レベルになると、プルアップ抵抗47dを介してデータラインDL1+及びデータ端子D1+がプルアップされる。

【0062】図3(a)のホスト20側のトランシーバ部21から、例えば、データ転送命令のデータが出力されると、このデータがケーブル30を通してコネクタ49のデータ端子D1+、D1-へ送られてくる。データ端子D1+、D1-へ送られてきたデータは、データラインDL1+、DL1-を介して入力差動バッファ43dで差動増幅され、選択回路43bを介してデバイス機能回路44aへ送られる。すると、デバイス機能回路44aから、画像データ等のデータが出力され、選択回路43bを介して出力差動バッファ43cで差動増幅され、データラインDL1+、DL1-を介してコネクタ49のデータ端子D1+、D1-から出力される。データ端子D1+、D1-から出力されたデータは、ケーブル30を通してホスト20側のトランシーバ部21へ送られ、画像データ等のデータの表示等が行われる。

【0063】(3) コネクタ49のデータ端子D1+、D1-及びD2+、D2-を使用したホスト・デバイス動作

例えば、コネクタ49のデータ端子D1+、D1-をホスト用に使用し、データ端子D2+、D2-をデバイス用に使用する場合、ホスト側の出力差動バッファ43c及び入力差動バッファ43dを、データラインDL1+、DL1-を介してデータ端子D1+、D1-に接続し、このデータラインDL1+、DL1-にプルダウン手段46を接続する。さらに、デバイス側の出力差動バッファ44b及び入力差動バッファ44cを、データラインDL2+、DL2-を介してデータ端子D2+、D2-に接続し、このデータラインDL2+、DL2-にプルアップ手段47を接続する。そして、スイッチ42を操作してホスト機能を選択するための切換え信号S42を発生すると、この切換え信号S42によって選択回路43bがホスト機能回路43a側に切換えられると共に、該切換え信号S42がマイコン41に入力される。

【0064】電子機器40をホストとして使用する場合、例えば、コネクタ49のデータ端子D1+、D1-に、図3(b)のようなケーブル30を介してプリンタ等のデバイス20Aを接続する。切換え信号S42が入力されたマイコン41では、制御信号S41aを出力してホスト機能回路43aを動作可能状態にすると共に、プルダウン抵抗接続用データD41aと電源電力供給用データD41bを出力し、このデータD41aをレジスタ45aに保持させると共に、データD41bをレジスタ45cに保持させる。これにより、電子機器40は、コネクタ49のデータ端子D1+、D1-に接続されたデバイス20Aに対して、ホストとして動作する。

【0065】又、電子機器40をデバイスとして使用する場合、例えば、コネクタ49のデータ端子D2+、D2-に、図3(a)のようなケーブル30を介してパソコン等のホスト20を接続する。切換え信号S42が入力されたマイコン41では、制御信号S41bを出力してデバイス機能回路44aを動作可能状態にすると共に、プルアップ抵抗接続用データD41cと電源電力受電用データD41dを出力し、このデータD41cをレジスタ45bに保持させると共に、データD41dをレジスタ45cに保持させる。これにより、電子機器40は、ホスト20に対してデバイスとして動作する。

【0066】以上のように、この第1の実施形態では、次の(i)～(iv)のような効果がある。

【0067】(i) コネクタ49のデータ端子D1+、D1-をホスト用とデバイス用で共用する場合、このデータ端子D1+、D1-に、例えば、図3のようなケーブル30を介してデバイス20A又はホスト20aを接続し、スイッチ42を操作してホスト機能又はデバイス機能を選択すると共に切換え信号S42を発生するだけで、USBバッファの電気的特性を変更せずに、出力差動バッファ43c及び入力差動バッファ43dからなる既存のUSBバッファをそのまま用いて、ホスト機能又はデバイス機能のいずれか一方を実現することができる。しかも、スイッチ42を操作することによって、選択回路43bをホスト側又はデバイス側に切換えるだけで、ホスト機能とデバイス機能を簡単に切換えることができ、これらを比較的簡単な回路構成で実現でき、小型化も可能になる。

【0068】(ii) 図1では、ホスト用トランシーバ部44を設けているが、前記効果(i)を得るためには、このデバイス用トランシーバ部44を設けなくてもよい。デバイス用トランシーバ部44を省略すれば、回路構成をより簡単化できると共に、より小型化を図ることができる。

【0069】(iii) ホスト用トランシーバ部43とデバイス用トランシーバ部44とを設け、ホストとデバイスで別々のコネクタを使用する場合、コネクタ49のデータ端子D1+、D1-とD2+、D2-を共に使用する

ことができ、デバイス用トランシーバ部44を有効に活用できる。

【0070】(iv) マイコン41から出力されるデータD41a~D41dを一旦、レジスタ45a~45cに保持させ、これらのレジスタ45a~45cから出力される信号によってプルダウン手段46、プルアップ手段47、及び電源手段48の制御を行うようにしたので、マイコン41の制御負担が少なくなり、電子機器40の全体制御に対してマイコン41を有効に活用できる。

【0071】(第2の実施形態) 図2は、本発明の第2の実施形態を示すUSB信号の共用可能なインタフェース回路を搭載したデジタルカメラ等の電子機器の概略の構成図であり、第1の実施形態を示す図1中の要素と共通の要素には共通の符号が付されている。

【0072】このデジタルカメラ等の電子機器40Aは、図1のマイコン41に対して、プログラムが異なる制御手段(例えば、マイコン)41Aを有している。マイコン41Aには、第1、第2のスイッチ(例えば、手動スイッチ(SW))42-1、42-2、ホスト用トランシーバ部43、デバイス用トランシーバ部44A、及びデータ保持手段(例えば、レジスタ45a、45c、45d、45e)等が接続されている。スイッチ42-1は、ホスト機能とデバイス機能のいずれか一方を選択するための第1の切換え信号S42-1を発生するものであり、この切換え信号S42-1がマイコン41A及びホスト用トランシーバ部43に与えられる。スイッチ42-2は、ホスト機能とデバイス機能のいずれか一方を選択するための第2の切換え信号S42-2を発生するものであり、この切換え信号をS42-2がマイコン41A及びデバイス用トランシーバ部44Aに与えられる。

【0073】マイコン41Aは、プログラムに従い、電子機器40Aの全体を制御すると共に、インタフェース回路を制御するために制御信号S41a、S41b等を出力する。又、マイコン41Aは、切換え信号S42-1、S42-2を入力すると、プルダウン抵抗接続用データD41a、電源電力供給用データD41b、電源電力受電用データD41d、ホスト/デバイス切換え用データD41e、あるいはプルアップ/プルダウン抵抗接続用データD41fを出力する機能を有している。

【0074】レジスタ45aは、第1の実施形態と同様に、プルダウン抵抗接続用データD41aを保持し、所定のタイミングでホスト用プルダウンイネーブル信号S45aを出力し、プルダウン手段46に与える回路である。レジスタ45cは、第1の実施形態と同様に、電源電力供給用データD41b又は電源電力受電用データD41dを保持し、切換え信号S45cを出力して電源手段48に与える回路である。レジスタ45dは、ホスト/デバイス切換え用データD41eを保持し、所定のタイミングでホスト/デバイス切換え信号S45dを出力

する回路である。レジスタ45eは、プルアップ/プルダウン抵抗接続用データD41fを保持し、所定のタイミングでイネーブル信号S45eを出力する回路である。

【0075】ホスト用トランシーバ部43は、第1の実施形態と同様に、制御信号S41aによりホスト機能用データの送受信処理を行うホスト機能回路43a、切換え信号S42-1によりホスト機能回路43a又はデバイス機能回路44aのいずれか一方を選択する第1の選択手段(例えば、選択回路)43b、及びデータの送受信を行う第1のバッファ(例えば、出力差動バッファ43c及び入力差動バッファ43d)で構成されている。出力差動バッファ43c及び入力差動バッファ43dは、データラインDL1+、DL1-を介してコネクタ49の第1のデータ端子D1+、D1-に接続されている。デバイス用トランシーバ部44Aは、制御信号S41bによりデバイス機能用データの送受信処理を行うデバイス機能回路44a、切換え信号S42-2によりホスト機能回路43a又はデバイス機能回路44aのいずれか一方を選択する第2の選択手段(例えば、選択回路)44d、及びデータの送受信を行う第2のバッファ(例えば、出力差動バッファ44b及び入力差動バッファ44c)で構成されている。出力差動バッファ44b及び入力差動バッファ44cは、データラインDL2+、DL2-を介してコネクタ49の第2のデータ端子D2+、D2-に接続されている。

【0076】レジスタ45d、45eの出力端子には、ホスト/デバイス切換え信号S45d及びイネーブル信号S45eを入力するプルアップ/プルダウン手段50が接続されている。プルアップ/プルダウン手段50は、ホスト/デバイス切換え信号S45d及びイネーブル信号S45eに基づき、高速転送の場合にはデータラインDL1+、DL2+のプルアップ、低速転送の場合にはデータラインDL1-、DL2-のプルアップ、あるいはデータラインDL2+、DL2-のプルダウンを行う機能を有し、2入力ANDゲート50a、スイッチ手段(例えば、トライステートインバータ)50b、50c、及びプルアップ用あるいはプルダウン用の抵抗50d、50eで構成されている。

【0077】ANDゲート50aは、2入力端子がレジスタ45d、45eの出力端子に接続されている。トライステートインバータ50bは、入力端子がレジスタ45dの出力端子に接続され、制御端子がレジスタ45eの出力端子に接続されている。ANDゲート50aの出力端子は、トライステートインバータ50cの制御端子に接続され、このトライステートインバータ50cの入力端子が電源端子VCCに接続されている。トライステートインバータ50bの出力端子は、抵抗50dを介して、データラインDL2+等に接続され、トライステートインバータ50cの出力端子は、抵抗50eを介して

21

データラインDL2-等に接続される。

【0078】図2のインタフェース回路では、ホスト用トランシーバ部43内に選択回路43bを設けると共に、デバイス用トランシーバ部44A内に選択回路44dを設け、コネクタ49の第1のデータ端子D1+, D1-と第2のデータ端子D2+, D2-とに、ホストとデバイスを任意に割当てることができるようになっている。

【0079】次に、図2の電子機器40Aのホスト動作及びデバイス動作(1)～(3)を説明する。

【0080】(1)コネクタ49のデータ端子D1+, D1-又はD2+, D2-を使用したホスト/デバイス動作

1つのデータ端子をホストとデバイスで共用する場合、コネクタ49の第1のデータ端子D1+, D1-又は第2のデータ端子D2+, D2-のいずれかを使用する。第1のデータ端子D1+, D1-を使用する場合、このデータ端子D1+, D1-に、例えば、図3(b)のようなケーブル30を介してプリンタ等のデバイス20Aを接続するか、あるいは図3(a)のようなパソコン等のホスト20を接続する。

【0081】データ端子D1+, D1-にデバイス20Aを接続した場合、スイッチ42-1を操作してホスト機能を選択するための切換え信号S42-1を発生する。この切換え信号S42-1により、選択回路43bがホスト機能回路43a側に切換えられると共に、該切換え信号S42-1がマイコン41Aに入力される。マイコン41Aから制御信号S41aが出力され、ホスト機能回路43aが動作可能状態になる。さらに、マイコン41Aからプルダウン抵抗接続用データD41a及び電源電力供給用データD41bが出力され、このデータ41aがレジスタ45aに保持されると共に、データD41bがレジスタ45cに保持される。

【0082】レジスタ45cにデータD41bが保持されると、このレジスタ45cから切換え信号S45cが出力され、電源手段48から電源電力が出力される。この電源電力は、電源ラインPL+, PL-を介してコネクタ49の電源端子VCC, GNDから送出され、図3(b)のケーブル30を通してデバイス20A側へ供給される。一方、レジスタ45aにデータD41aが保持されると、このレジスタ45aからホスト用プルダウンイネーブル信号S45aが出力され、トライステートインバータ46a, 46bがオン状態になり、プルダウン抵抗46c, 46dを介してデータラインDL1+, DL1-及びコネクタ49のデータ端子D1+, D1-がプルダウンされる。

【0083】ホスト機能回路43aから画像データ等のデータが出力されると、このデータが選択回路43bを介して出力差動バッファ43cで差動増幅され、データラインDL1+, DL1-を介してコネクタ49のデー

22

タ端子D1+, D1-から出力され、図3(b)のケーブル30を通してデバイス20A側へ送られる。デバイス20Aからの出力データは、ケーブル30を通してコネクタ49のデータ端子D1+, D1-に入力され、これがデータラインDL1+, DL1-を介して入力差動バッファ43dで差動増幅され、選択回路43bを介してホスト機能回路43aに入力され、受信処理が行われる。

【0084】コネクタ49のデータ端子D1+, D1-に、図3(a)のようなホスト20を接続する場合、プルアップ/プルダウン手段50内のトライステートインバータ50bの出力端子を抵抗50dを介してデータラインDL1+に接続すると共に、トライステートインバータ50cの出力端子を抵抗50eを介してデータラインDL1-に接続しておく。

【0085】スイッチ42-1を操作してデバイス機能を選択するための切換え信号S42-1を発生し、選択回路43bをデバイス機能回路44a側に切換えると共に、該切換え信号S42-1をマイコン41Aに入力する。すると、マイコン41Aから制御信号S41bが出力されてデバイス機能回路44aが動作可能状態になると共に、該マイコン41Aから電源電力受電用データ41d、ホスト/デバイス切換え用データD41e、及びプルアップ/プルダウン抵抗接続用データD41fが出力される。このデータD41dがレジスタ45cに、データD41eがレジスタ45dに、データD41fがレジスタ45eに、それぞれ保持される。

【0086】レジスタ45cにデータD41dが保持されると、このレジスタ45cから切換え信号S45cが出力され、電源手段48が電源電力受電モードになる。ここで、プルアップ/プルダウン手段50は、高速転送用として接続されているため、マイコン41AからのデータD41e, D41fがレジスタ45d, 45eに保持されると、このレジスタ45dから“L”レベルのホスト/デバイス切換え信号S45dが出力されると共に、レジスタ45eから“H”レベルのイネーブル信号S45eが出力される。

【0087】“H”レベルのイネーブル信号S45eによりトライステートインバータ50bがオン状態になり、このトライステートインバータ50bの入力端子の“L”レベルが反転されて出力端子が“H”レベルになり、抵抗50dを介してデータラインDL1+及びコネクタ49のデータ端子D1+がプルアップされる。ANDゲート50aの2入力端子には“L”レベルと“H”レベルが入力されるため、この出力端子が“L”レベルになり、トライステートインバータ50cの出力端子がハイ・インピーダンス状態になる。

【0088】図3(a)のホスト20側から電源電力が出力され、ケーブル30を通してコネクタ49の電源端子VCC, GNDに送られてくる。送られてきた電源電

力は、電源ラインPL+、PL-を介して電源手段48で受電され、この受電された電源電力が電子機器40Aの内部回路に供給される。ホスト20側からケーブル30を通して送られてきたデータは、コネクタ49のデータ端子D1+、D1-に入力される。このデータは、データラインDL1+、DL1-を介して入力差動バッファ43dで差動増幅され、選択回路43bを介してデバイス機能回路44aで受信処理が行われる。

【0089】デバイス機能回路44aから画像データ等のデータが出力されると、このデータが選択回路43bを介して出力差動バッファ43cで差動増幅され、データラインDL1+、DL1-を介してコネクタ49のデータ端子D1+、D1-から出力される。このデータは、図3(a)のケーブル30を通してホスト20側へ送られ、このホスト20でデータの表示等が行われる。コネクタ49のデータ端子D2+、D2-を使用する場合にも、上記とほぼ同様のホスト動作あるいはデバイス動作が行われる。

【0090】(2)コネクタ49のデータ端子D1+、D1-及びD2+、D2-を使用したホスト・デバイス動作

ホストとデバイスで別々のデータ端子D1+、D1-とD2+、D2-を使用する場合、データ端子D1+、D1-とD2+、D2-のいずれか一方に、図3に示すような2本のケーブル30を介してデバイス20A又はホスト20を接続する。このように使用する場合、予め電源端子VCC、GND及び電源手段48等を2組、電子機器40A内に設けておく。

【0091】例えば、データ端子D1+、D1-にデバイス20Aを接続し、データ端子D2+、D2-にホスト20を接続する場合、スイッチ42-1、42-2を操作して切換え信号S42-1、S42-2を発生し、選択回路43bをホスト機能回路43a側に切換えと共に、選択回路44dをデバイス機能回路44a側に切換える。この場合、プルアップ/プルダウン手段50内の抵抗50dをデータラインDL2+及びデータ端子D2+に接続すると共に、抵抗50eをデータラインDL2-及びデータ端子D2-に接続しておく。

【0092】スイッチ42-1、42-2から発生された切換え信号S42-1、S42-2は、マイコン41Aに入力される。すると、マイコン41Aの制御により、ホスト用トランシーバ部43及びデバイス用トランシーバ部44Aが動作可能状態になると共に、プルダウン手段46がデータラインDL1+、DL1-及びデータ端子D1+、D1-に接続され、プルアップ/プルダウン手段50がプルアップモードになってデータラインDL2+、DL2-及びデータ端子D2+、D2-に接続される。これにより、ホスト用トランシーバ部43と図3(b)のデバイス20Aとの間で、データの送受信が行われると共に、デバイス用トランシーバ部44Aと

図3(a)のホスト20との間で、データの送受信が行われる。

【0093】(3)コネクタ49のデータ端子D1+、D1-及びD2+、D2-を使用したホスト・ホスト動作

2つのデータ端子D1+、D1-とD2+、D2-を同時にホストとして使用する場合、例えば、データ端子D1+、D1-とD2+、D2-に、図3(b)のような2つのデバイス20Aを2本のケーブル30を介して接続する。この場合、予め電源端子VCC、GNDを2組設け、これらを電源手段48に接続しておく。又、プルアップ/プルダウン手段50の抵抗50d、50eをデータラインDL2+、DL2-及びデータ端子D2+、D2-に接続しておく。

【0094】スイッチ42-1、42-2を操作して切換え信号S42-1、S42-2を発生し、選択回路43bをホスト機能回路43a側に切換えと共に、選択回路44dをホスト機能回路43a側に切換える。切換え信号S42-1、S42-2が入力されたマイコン41Aの制御により、電源手段48から電源電力が出力され、電源ラインPL+、PL-、電源端子VCC、GND、及び2本のケーブル30を介して2つのデバイス20A側へそれぞれ供給される。さらに、マイコン41Aの制御により、プルダウン手段46がデータラインDL1+、DL1-及びデータ端子D1+、D1-に接続されると共に、プルアップ/プルダウン手段50がプルダウンモードになってデータラインDL2+、DL2-及びデータ端子D2+、D2-に接続される。

【0095】ホスト機能回路43aは、選択回路43b、出力差動バッファ43c、入力差動バッファ43d、データラインDL1+、DL1-、及びデータ端子D1+、D1-を介して一方のデバイス20Aと接続され、さらに、該ホスト機能回路43aが、選択回路44d、出力差動バッファ44b、入力差動バッファ44c、データラインDL2+、DL2-、及びデータ端子D2+、D2-を介して他方のデバイス20Aと接続される。これにより、2つのデータ端子D1+、D1-とD2+、D2-を同時に使用するホストを実現することが可能である。

【0096】以上のように、この第2の実施形態では、次の(a)、(b)のような効果がある。

【0097】(a)第1の実施形態の効果(i)と同様に、USBバッファの電気的特性を変更せずに、既存のUSBバッファ(即ち、出力差動バッファ43c及び入力差動バッファ43dと出力差動バッファ44b及び入力差動バッファ44c)をそのまま用いて機能を実現することが可能となる。しかも、第1の実施形態の効果(iv)と同様に、マイコン41Aから出力されるデータD41a、D41b、D41d、D41e、D41fをレジスタ45a、45c、45d、45eに保持させ、

これらのレジスタ45a, 45c, 45d, 45eから出力される信号に基づきインタフェース回路を制御するので、マイコン41Aの制御負担が少なくなる。

【0098】(b) ホスト動作時に2つのデータ端子D1+, D1-とD2+, D2-を利用できるという効果が得られる。

【0099】(利用形態) なお、本発明は上記実施形態に限定されず、種々の変形や利用形態が可能である。この変形や利用形態としては、例えば、次の(1)～(7)のようなものがある。

【0100】(1) 図1及び図2の選択回路43b, 44dは、マルチプレクサ以外の他の選択手段を用いて構成してもよい。

【0101】(2) 電子機器40, 40A側に設けられたスイッチ42, 42-1, 42-2は、コネクタ49にケーブル30を介して接続されるホスト20側あるいはデバイス20A側に設け、これらのスイッチから発生される切換え信号を電子機器40, 40A内に入力し、ホスト機能とデバイス機能を切換えるようにしてもよい。

【0102】(3) 制御手段をマイコン41, 41Aで構成したが、他の制御回路で構成してもよい。又、データ保持手段をレジスタ45a～45eで構成したが、これらを他のデータ保持回路で構成したり、あるいはこれらをマイコン41, 41A内に設ける等してもよい。

【0103】(4) プルダウ手段46は、トライステートインバータ46a, 46bを用いて構成したが、他のトランジスタ等のスイッチ手段を用いて構成してもよい。又、プルアップ手段47は、トライステートインバータ47aを用いて構成したが、これを他のトランジスタ等のスイッチ手段を用いて構成してもよい。

【0104】(5) プルアップ/プルダウ手段50は、ANDゲート52a及びトライステートインバータ50b, 50cを用いて構成したが、これらを他のゲート回路や、あるいは他のトランジスタ等のスイッチ手段を用いて構成してもよい。又、プルアップ/プルダウ手段50は、プルアップとプルダウを切換える構成にしたが、これらをプルアップ手段とプルダウ手段の2つの手段で構成してもよい。

【0105】(6) 電源手段48等は、図示以外の回路構成に変更してもよい。

【0106】(7) 本発明のインタフェース回路は、携帯用電子機器40, 40Aの他に、種々の装置や回路に搭載できる。

【0107】

【発明の効果】以上詳細に説明したように、第1及び第2の発明によれば、スイッチを用いて選択手段でホスト機能とデバイス機能を切換えるようにしたので、ホスト機能とデバイス機能の切換えが容易で、かつこれらを比較的簡単な回路構成で実現できると共に、小型化を図る

ことができる。しかも、USBバッファの電気的特性を変更せずに、既存のUSBバッファをそのまま用いてホスト機能とデバイス機能の切換えを実現することが可能となる。さらに、制御手段から出力されるデータをデータ保持手段に保持し、このデータ保持手段の出力によってプルダウ手段及びプルアップ手段の接続を制御すると共に、電源手段の電源供給あるいは電源受電を制御するようにしたので、インタフェース回路を制御する制御手段の制御負担を少なくできる。

10 【0108】第3の発明によれば、第1、第2のスイッチによって第1、第2の選択手段のホスト機能とデバイス機能の切換えを行うようにしたので、第1及び第2の発明と同様に、ホスト機能とデバイス機能の切換えが容易で、かつ比較的簡単な回路構成で実現できると共に、小型化を図ることができ、USBバッファの電気的特性を変更せずに、既存のUSBバッファをそのまま用いて機能を実現することが可能となる。さらに、制御手段から出力されたデータをデータ保持手段に保持させ、このデータ保持手段の出力によってプルダウ手段、プルアップ手段、及び電源手段を制御するようにしたので、制御手段の制御負担を少なくできる。しかも、この第3の発明では、第1と第2のデータ端子にホストとデバイスを任意に割当てることができ、使い勝手がより向上する。

20 【0109】第4の発明によれば、制御手段をマイコンで構成したので、インタフェース回路をより小型化できる。

【0110】第5の発明によれば、出力差動バッファ及び入力差動バッファによってバッファを構成したので、データの出力とデータの入力を的確に行うことができる。

30 【0111】第6の発明によれば、選択手段をマルチプレクサで構成したので、比較的簡単な回路構成で選択手段を構成できる。

【0112】第7の発明によれば、データ保持手段をレジスタで構成したので、インタフェース回路の集積化により容易になる。

【0113】第8の発明によれば、スイッチ手段とプルダウ抵抗とでプルダウ手段を構成したので、スイッチ手段のオン/オフ状態を切換えることにより、プルダウ抵抗の接続の制御が簡単に行える。

【0114】第9の発明によれば、スイッチ手段とプルアップ抵抗とでプルアップ手段を構成したので、スイッチ手段のオン/オフ状態を切換えることにより、プルアップ抵抗の接続の制御が簡単に行える。

【0115】第10の発明によれば、スイッチをインタフェース回路側又は他のインタフェース回路側に設けたので、このスイッチを操作することによってホスト機能とデバイス機能を簡単に切換えることができる。

50 【図面の簡単な説明】

27

【図1】本発明の第1の実施形態を示すUSB信号の共用可能なインタフェース回路を搭載した電子機器の概略の構成図である。

【図2】本発明の第2の実施形態を示すUSB信号の共用可能なインタフェース回路を搭載した電子機器の概略の構成図である。

【図3】従来のUSB規格のインタフェース回路を搭載したホストとデバイスの接続形態例を示す構成図である。

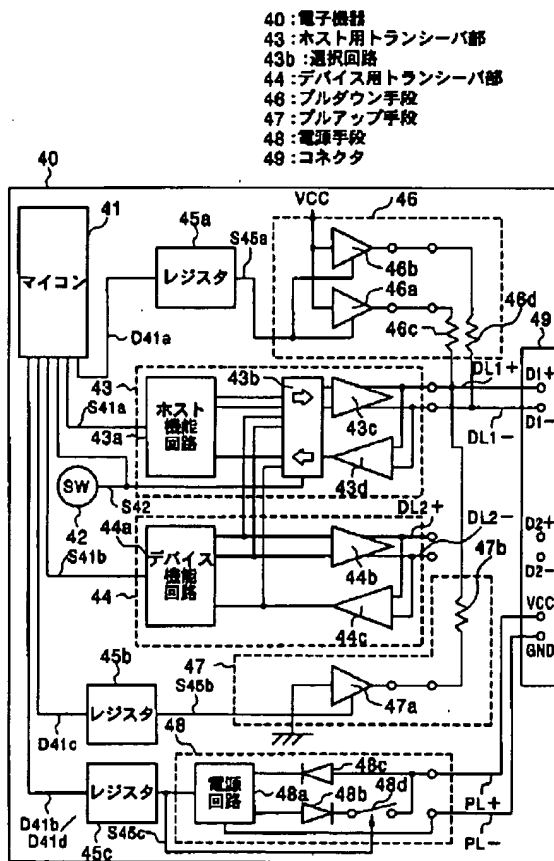
【図4】従来のホスト機能及びデバイス機能を有するイ 10
ンタフェース回路の構成図である。

【符号の説明】

40, 40A 電子機器
41, 41A マイコン
42, 42-1, 42-2 スイッチ
43 ホスト用トランシーバ部
43a ホスト機能回路

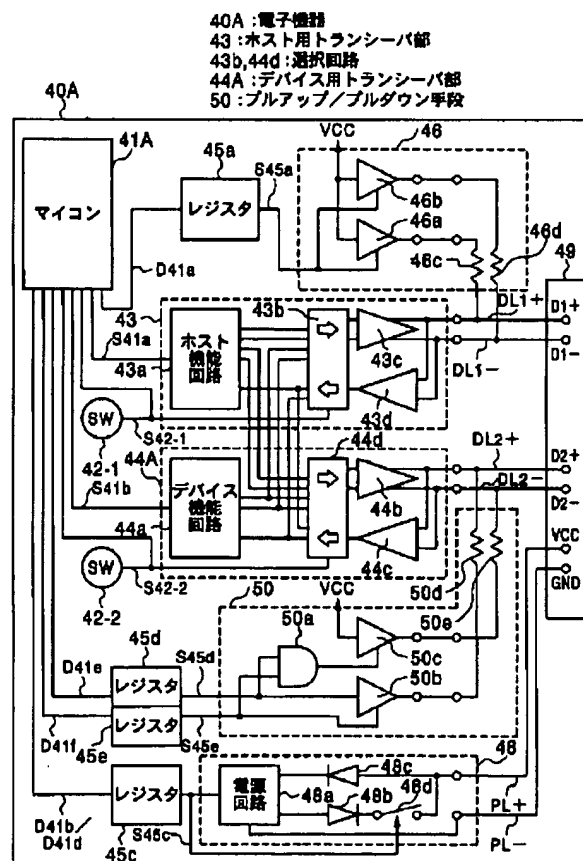
43b, 44d 選択回路
43c, 44b 出力差動バッファ
43d, 44c 入力差動バッファ
44, 44A デバイス用トランシーバ部
44a デバイス機能回路
45a~45e レジスタ
46 プルダウン手段
47 プルアップ手段
48 電源手段
49 コネクタ
50 プルアップ/プルダウン手段
D1+, D1-, D2+, D2- データ端子
DL1+, DL1-, DL2+, DL2- データライン
PL+, PL- 電源ライン
VCC 電源端子
GND 接地側の電源端子

【図1】



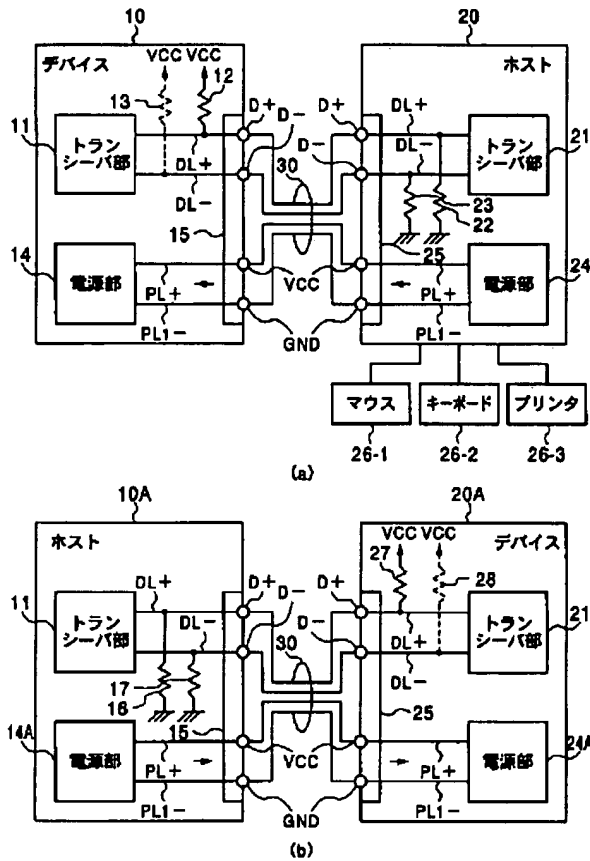
本発明の第1の実施形態のインタフェース回路

【図2】



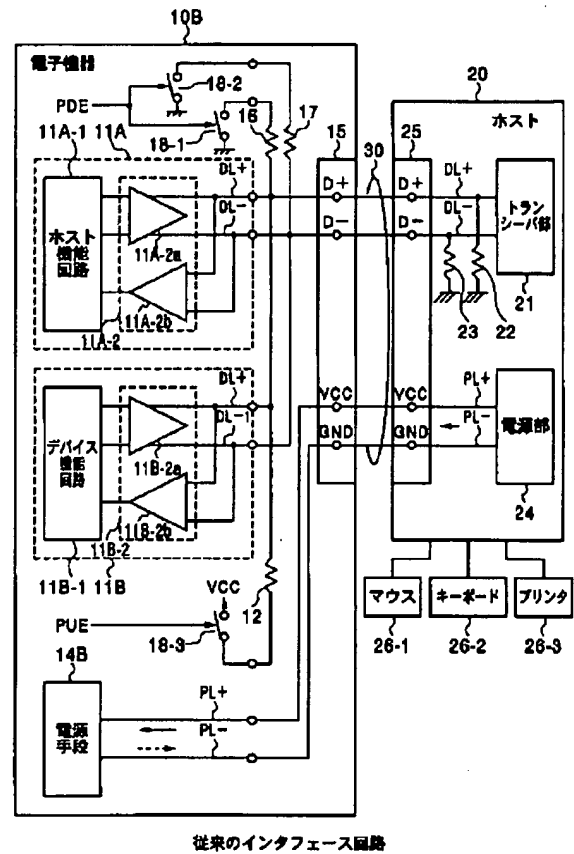
本発明の第2の実施形態のインタフェース回路

【図3】



従来のホストとデバイスの接続形態例

【図4】



フロントページの続き

(72)発明者 井坂 健文
宮崎県宮崎郡清武町大字木原7083番地 株
式会社沖マイクロデザイン内

Fターム(参考) 5B077 AA13 BA02 DD05 NN02